

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 11-281957

(43) Date of publication of application : 15. 10. 1999

(51) Int. Cl. G02F 1/133  
G09G 3/20  
G09G 3/20  
G09G 3/36

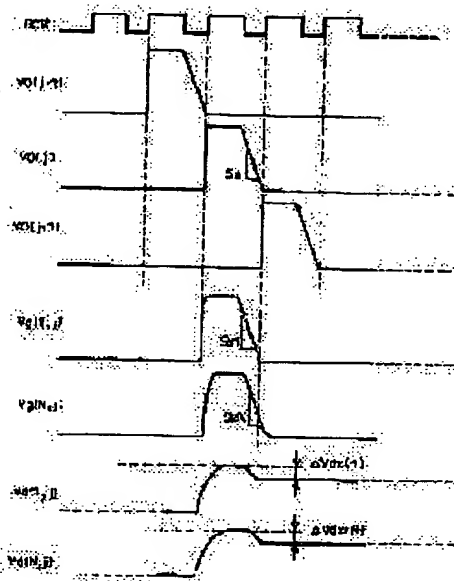
(21) Application number : 10-081994 (71) Applicant : SHARP CORP  
(22) Date of filing : 27. 03. 1998 (72) Inventor : YANAGI TOSHIHIRO  
MORII HIDEKI  
MIYATA HIDETOSHI

## (54) DISPLAY DEVICE AND DISPLAY METHOD

## (57) Abstract:

PROBLEM TO BE SOLVED: To approximately uniformize the level shift, which is caused in a picture element potential by a parasitic capacity parasitically existing in a scan signal line, in a display surface.

SOLUTION: A scan signal line driving circuit controls the fall of the scan signal. The fall waveform of the scan signal is changed with inclination of a variation  $S_x$  per unit time, and this variation  $S_x$  is arbitrarily set, and thus, variations  $S_{x1}$  and  $S_{xN}$  of the fall waveform are approximately uniform even in the vicinity of input of the scan signal line and that of the terminal of the scan signal line without being affected by the signal delay propagation characteristic, which the scan signal line parasitically has, like scan signal line waveforms  $V_{g(1, j)}$  and  $V_{g(N, j)}$ .



## LEGAL STATUS

[Date of request for examination] 01. 06. 2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-281957

(43) 公開日 平成11年(1999)10月15日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

G 0 2 F 1/133

5 5 0

G 0 2 F 1/133

5 5 0

G 0 9 G 3/20

6 2 2

G 0 9 G 3/20

6 2 2 C

6 2 4

6 2 4 B

3/36

3/36

審査請求 未請求 請求項の数11 O L (全 17 頁)

(21) 出願番号

特願平10-81994

(22) 出願日

平成10年(1998) 3月27日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 柳 俊洋

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 森井 秀樹

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 宮田 英利

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

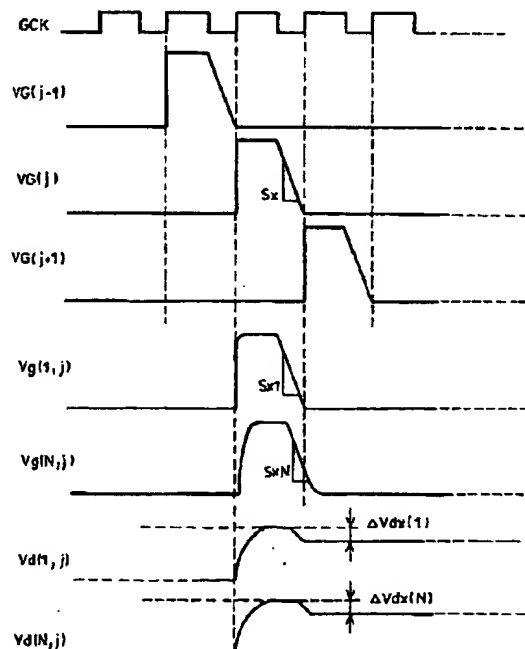
(74) 代理人 弁理士 原 謙三

(54) 【発明の名称】 表示装置および表示方法

(57) 【要約】

【課題】 走査信号線に寄生的に存在する寄生容量に起因して画素電位に生じるレベルシフトを表示面内で略均一にする。

【解決手段】 走査信号線駆動回路が、上記走査信号の立ち下がり制御する構成である。走査信号の立ち下がり波形は、単位時間当たりの変化量  $S_x$  の傾斜で変化し、この変化量  $S_x$  を任意に設定することにより、走査信号線の入力付近及び終端付近でもその立ち下がり波形の変化量  $S_{x1}$ 、及び  $S_{xN}$  は、走査信号線波形  $V_g(1, j)$ 、及び  $V_g(N, j)$  のように走査信号線が寄生的に所有している信号遅延伝播特性の影響を受けずにほぼ同じになる。



## 【特許請求の範囲】

【請求項1】複数の画素電極と、該画素電極にデータ信号を供給する映像信号線と、該映像信号線に交差して設けられた複数の走査信号線と、走査信号を出力して上記走査信号線を駆動する駆動回路とを備え、上記走査信号線、上記映像信号線、及び上記画素電極がゲート、ソース、及びドレインにそれぞれ接続された薄膜トランジスタを上記交差部に形成した表示装置において、上記駆動回路は、上記走査信号の立ち下がり制御することを特徴とする表示装置。

【請求項2】上記駆動回路は、上記走査信号線が備える信号遅延伝達特性に基づいて、上記走査信号が上記走査信号線上の位置に無関係に略同じ傾斜で立ち下がるように制御することを特徴とする請求項1に記載の表示装置。

【請求項3】上記駆動回路は、上記薄膜トランジスタのゲート電圧ドレイン電流特性に基づいて、上記走査信号の立ち下がり傾斜を制御することを特徴とする請求項1に記載の表示装置。

【請求項4】上記駆動回路は、更に、上記薄膜トランジスタのゲート電圧ドレイン電流特性に基づいて、上記走査信号の立ち下がり傾斜を制御することを特徴とする請求項2に記載の表示装置。

【請求項5】上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、カスケード接続され、上記データ信号が入力される複数のフリップフロップからなるシフトレジスタ部と、上記ゲートオフ電圧の立ち下がり傾斜を制御する傾斜制御部と、上記の各フリップフロップからの出力に応じて上記ゲートオン電圧と上記ゲートオフ電圧とを切り替えるスイッチ部とからなることを特徴とする請求項1、2、3、又は4に記載の表示装置。

【請求項6】上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、

上記駆動回路は、1走査期間に同期した放電制御信号を出力する制御部と、通常は上記ゲートオン電圧を生成する一方、上記放電制御信号を受けると上記ゲートオン電圧を放電する駆動電圧生成部とを備えたことを特徴とする請求項1、2、3、又は4に記載の表示装置。

【請求項7】上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、

上記駆動回路は、1走査期間に同期した充電制御信号および放電制御信号を出力する制御部と、上記充電制御信号を受けると充電を行なって傾斜制御電圧を出力する一方、上記放電制御信号を受けると放電により該傾斜制御電圧をゼロにする傾斜電圧制御部と、上記充電時に上記ゲートオン電圧から上記傾斜制御電圧を差し引いたもの

をゲートオン電圧として出力する一方、上記放電時に上記ゲートオン電圧をそのまま出力する減算部とを備えたことを特徴とする請求項1、2、3、又は4に記載の表示装置。

【請求項8】複数の画素電極にデータ信号を映像信号線を介して供給し、該映像信号線に交差した走査信号線を介して走査信号を供給して駆動し、表示を行う表示方法において、

上記駆動の際に、上記走査信号の立ち下がり制御することを特徴とする表示方法。

【請求項9】上記駆動の際に、上記走査信号線が備える信号遅延伝達特性に基づいて、上記走査信号が上記走査信号線上の位置に無関係に略同じ傾斜で立ち下がるように制御することを特徴とする請求項8に記載の表示方法。

【請求項10】上記駆動の際に、上記映像信号と上記走査信号線との交差部に設けられた複数の薄膜トランジスタのゲート電圧ドレイン電流特性に基づいて、上記走査信号の立ち下がり傾斜を制御することを特徴とする請求項8に記載の表示方法。

【請求項11】上記駆動の際に、更に、上記映像信号と上記走査信号線との交差部に設けられた複数の薄膜トランジスタのゲート電圧ドレイン電流特性に基づいて、上記走査信号の立ち下がり傾斜を制御することを特徴とする請求項9に記載の表示方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、マトリクス型液晶表示装置等の表示装置および表示方法に係り、特に表示画素ごとにスイッチ素子として例えば薄膜トランジスタが配設された液晶表示装置等の表示装置および表示方法に関するものである。

## 【0002】

【従来の技術】液晶表示装置は、テレビやグラフィックディスプレイ等の表示素子として盛んに用いられている。その中でも、特に表示画素毎に薄膜トランジスタ（Thin Film Transistor、以下、TFTと称す）等のスイッチ素子が設けられた液晶表示装置は、表示画素数が増大しても隣接表示画素間でのクロストークのない優れた表示画像を得ることができるため、特に注目を集めている。

【0003】このような液晶表示装置は、図9に示す様に液晶表示パネル1及び駆動回路部とからその主要部が構成されており、液晶表示パネルは一对の電極基板間に液晶組成物が保持され、各電極基板の外表面にはそれぞれ偏光板が貼り付けられている。

【0004】一方の電極基板であるTFTアレイ基板は、ガラスなどの透明な絶縁性基板100上に複数本の信号線S(1)、S(2)、…S(i)、…S(N)、及び走査信号線G(1)、G(2)…G(j)、…G

(M)、がマトリクス状に形成されている。そして、これら信号線と走査信号線との交差部ごとに、画素電極103に接続されたTFTからなるスイッチ素子102が形成されており、これらの上をほぼ全面にわたって覆うように配向膜が設置されて、TFTアレイ基板が形成されている。

【0005】一方、他の電極基板である対向基板は、TFTアレイ基板と同様にガラスなどの透明な絶縁性基板上に、全面にわたって対向電極101、配向膜が順次積層されて成っている。そして、このようにして構成される液晶表示パネルの各走査信号線に接続される走査信号線駆動回路300、各信号線に接続される信号線駆動回路200、及び対向電極に接続される対向電極駆動回路COMによって上記駆動回路部は構成されている。

【0006】走査信号線駆動回路(ゲートドライバ)300は、例えば、図10に示すように、カスケード接続されたM個のフリップフロップから成るシフトレジスタ部3aと、各フリップフロップからの出力に応じて切り替わる選択スイッチ3bとによって構成されている。

【0007】各選択スイッチ3bの一方の入力端子VD1には、TFT102(図9参照)をオン状態にするに十分なゲートオン電圧Vghが入力され、他方の入力端子VD2には、TFT102をオフ状態にするに十分なゲートオフ電圧Vglが入力されている。従って、クロック信号(SCK)によってデータ信号(GSP)はフリップフロップを順次転送され、選択スイッチ3bへ順次出力される。これにตอบสนองして選択スイッチ3bはTFTをオン状態にするVghの電圧を一走査期間(TH)選択して走査信号線105に出力した後、走査信号線105にはTFTをオフ状態にするVgl電圧をそれぞれ出力する。この動作により、信号線駆動回路200から各々の信号線104(図9参照)に出力された映像信号を、対応した各々の画素に書き込むことが可能となる。

【0008】図11は、画素容量C1cと補助容量Csとが対向電極駆動回路COMの対向電位VCOMに並列に接続されている構成の1表示画素P(i, j)の等価回路を示す。図中、CgdはTFTのゲートドレイン間の寄生容量を示す。

【0009】図12は、従来の液晶表示装置の駆動波形図を示している。図12中、Vgは1走査信号線の波形を示し、Vsは1信号線の波形を示し、Vdはドレイン波形を示す。

【0010】ここで、図9、図11、及び図12を参照しながら、従来の駆動方法を説明する。なお、液晶は、焼き付け残像や、表示劣化を防ぐために交流駆動を必要とすることは広く知られており、以下に説明する従来駆動方法も上記交流駆動の1種であるフレーム反転駆動を用いて説明する。

【0011】図12に示すように、第1フィールド(TF1)で1表示画素P(i, j)のTFTのゲート電極

g(i, j)(図9参照)に走査信号線駆動回路300から図12に示すように走査電圧Vghが印加されると、このTFTはオン状態となり、信号線駆動回路200からの映像信号電圧VspがTFTのソース電極、及びドレイン電極を介して画素電極に書き込まれ、次フィールド(TF2)で走査電圧Vghが印加されるまで画素電極は図12に示すように画素電位Vdpを保持する。そして、対向電極は対向電極駆動回路COMによって所定の対向電位VCOMに設定されているため、画素電極と対向電極とによって保持される液晶組成物は画素電位Vdpと対向電位VCOMとの電位差に応じて応答し、画像表示が行われる。

【0012】同様に、第2フィールド(TF2)で1表示画素P(i, j)のTFTのゲート電極g(i, j)に走査信号線駆動回路300から図12に示すように走査電圧Vghが印加されると、このTFTはオン状態となり、信号線駆動回路200からの映像信号電圧Vsnが画素電極に書き込まれ、画素電位Vdnを保持し、液晶組成物は画素電位Vdnと対向電位VCOMとの電位差に応じて応答し、画像表示が行われ、且つ、液晶交流駆動が実現される。

【0013】また、図11に示したように、TFTのゲートドレイン間には、構成上、寄生容量Cgdが必然的に形成されるため、図12に示すように、走査電圧Vghの立ち下がり時に、画素電位Vdには寄生容量Cgdに起因するレベルシフトΔVdが生じる。このようにTFTに必然的に形成される寄生容量Cgdに起因して画素電位Vdに生じるレベルシフトΔVdは、走査信号の非走査時電圧(TFTのオフ時電圧)をVglとすると、

$$\Delta Vd = Cgd \cdot (Vgh - Vgl) / (C1c + Cs + Cgd)$$

となり、表示画像にフリッカや表示劣化等を生じさせるといった問題を引き起こしてしまうため、一層の高精度、高品位を指向する液晶表示装置にとっては全く好ましくない。

【0014】そこで従来では、例えば対向電極に寄生容量Cgdに起因するレベルシフトΔVdを予め低減させるように対向電位VCOMにバイアスすることなどが考えられている。

【0015】

【発明が解決しようとする課題】しかしながら、上記従来の技術では、図9に示すようにガラスなどの透明な絶縁性基板100上に形成された走査信号線G(1)、G(2)、…G(j)、…G(M)は、信号遅延伝播のない理想配線で形成することは難しく、ある程度信号伝播遅延が生じる信号遅延経路である。

【0016】図14は、1本の走査信号線G(j)の信号伝播遅延に着目した場合の伝播等価回路である。図14中、rg1、rg2、rg3、…rgNは、主に、走

走査信号線を形成する配線材料の抵抗成分、及び配線幅、配線長による抵抗成分を示すものである。また、 $c g 1$ 、 $c g 2$ 、 $c g 3$ 、... $c g N$ は、構成上、走査信号線と容量結合関係にある各種寄生容量を示すものであり、たとえば、信号線と交差することによって生じるクロス容量などで構成される。このように走査信号線は、分布定数型の信号遅延伝播経路になっている。

【0017】図15は、走査信号線に上記走査信号線駆動回路300から入力された走査信号 $V g(j)$ が走査信号線の上述した信号遅延伝播特性によりパネル内部でなまっていく様子を示したものである。図15中、波形 $V g(1, j)$ は走査信号線駆動回路300の出力直後の $g(1, j)$ 付近の波形であり、波形なまりは殆ど無い。これに対して、同図中、波形 $V g(N, j)$ は走査信号線終端部 $g(N, j)$ 付近の波形で上記走査信号線の信号遅延伝播特性により波形がなまっている。波形なまりにより、単位時間当りの変化量 $S y N$ が発生している。

【0018】また、TFTは、完全なON/OFFスイッチではなく、図13に示すようなV-I特性（ゲート電圧-ドレイン電流特性）をもっている。図13中、横軸はTFTのゲートに印加される電圧を示し、縦軸はドレイン電流を示す。通常、走査パルスは、TFTをオン状態にするのに十分な電圧レベル $V g h$ と、TFTをオフするのに十分な $V g l$ との2電圧レベルとにより構成されているが、図示するようにTFTのしきい値 $V T$ から $V g h$ レベルまでに中間的なオン領域（リニア領域）が存在する。

【0019】したがって、図15に示すように、走査信号線駆動回路300の出力直後の $g(1, j)$ に位置する画素では、走査信号の $V g h$ から $V g l$ への立ち下がりが瞬時に立ち下がるので、上記TFTのリニア領域の特性が影響せず、上述の寄生容量 $C g d$ に起因して、画素電位 $V d(1, j)$ に生じるレベルシフト $\Delta V d(1)$ は、 $\Delta V d(1) = C g d \cdot (V g h - V g l) / (C l c + C s + C g d)$ と近似できる。

【0020】ところが、走査信号線終端部 $g(N, j)$ 付近に位置する画素では走査信号の立ち下がりがなまっているため、上記TFTのリニア領域の特性が影響し、走査信号が $V g h$ からTFTのしきい値レベル $V T$ 付近まで立ち下がる間はTFTがリニア状態でオンのため寄生容量 $C g d$ に起因する画素電位 $V d$ に生じるレベルシフトは発生せず、走査信号が更にしきい値レベル $V T$ 付近から $V g l$ に変化する領域において、上述した寄生容量 $C g d$ に起因して画素電位 $V d(N, j)$ に生じるレベルシフト $\Delta V d(N)$ が発生する。したがって、レベルシフト $\Delta V d(N)$ は、 $\Delta V d(N) < C g d \cdot (V g h - V g l) / (C l c + C s + C g d)$ となり、 $\Delta V d(1) > \Delta V d(N)$ を満足する。

【0021】このように、このパネル内での寄生容量 $C$

$g d$ に起因して画素電位 $V d$ に生じるレベルシフト $\Delta V d$ のズレは表示面内で均一でなく、画面の大型化、高精細化によって、無視できなくなる。したがって、従来方式の対向電圧のバイアス方法では表示面内のレベルシフトの不均一を吸収できず、各画素を最適交流駆動できないので、フリッカの発生や、DC成分印加による焼き付け残像などの不具合を招来することになる。

【0022】本発明は、上記従来の問題点を鑑みなされたものであって、その目的は、寄生容量に起因して生じる画素電位の変動に伴うフリッカ等の発生を十分に低減させ、高精細、高品位な表示画像が得られる表示装置および表示方法を提供することにある。

【0023】また、本発明の他の目的は、ガラスなどの透明な絶縁性基板上に形成された配線は、信号遅延のない理想配線経路でなく、ある程度信号遅延が生じる信号遅延経路であるため、そのことによって生じる表示不均一をキャンセルし、且つ、寄生容量に起因して画素電位に生じるレベルシフトを小さく均一にし、高品位な表示画像が得られる表示装置および表示方法を提供することにある。

【0024】

【課題を解決するための手段】請求項1に係る発明の表示装置は、上記課題を解決するために、複数の画素電極と、該画素電極にデータ信号を供給する映像信号線と、該映像信号線に交差して設けられた複数の走査信号線と、走査信号を出力して上記走査信号線を駆動する駆動回路とを備え、上記走査信号線、上記映像信号線、及び上記画素電極がゲート、ソース、及びドレインにそれぞれ接続された薄膜トランジスタを上記交差部に形成した表示装置において、以下の措置を講じている。

【0025】即ち、上記表示装置においては、上記駆動回路が、上記走査信号の立ち下がりを制御するようになっている。

【0026】上記の発明によれば、走査信号が駆動回路によって走査信号線に対して出力されるが、この際、該走査信号の立ち下がりが上記駆動回路によって制御されるようになっている。

【0027】一般に、薄膜トランジスタのゲート-ドレイン間には、その構成故に、寄生容量コンデンサが形成される。この際、従来のように走査信号が急峻に立ち下がると、薄膜トランジスタは瞬時のオフ状態になり、走査信号の立ち下がり分（走査電圧から非走査電圧を差し引いたもの）、寄生容量コンデンサの影響を受け画素電極の電位はその分だけ低下するので、画素電極の電位（以下、画素電位と称す）に重大なレベルシフトが生じてしまう。このように、画素電位にレベルシフトが生じると、表示画像にフリッカや表示劣化をもたらすことになる。

【0028】しかしながら、上記表示装置によれば、走査信号の立ち下がりが制御されるので、該走査信号を急

峻に立ち下がらないように制御することが可能となる。これにより、上記寄生容量コンデンサに起因する画素電位のレベルシフトは低減される。

【0029】請求項2に係る発明の表示装置は、上記課題を解決するために、請求項1の発明において、上記駆動回路が、上記走査信号線が備える信号遅延伝達特性に基づいて、上記走査信号が上記走査信号線上の位置に無関係に略同じ傾斜で立ち下がるようになっている。

【0030】上記の発明によれば、請求項1の発明に係る作用に加えて、走査信号は、走査信号線の信号遅延伝達特性に基づいて、その立ち下がりが駆動回路によって制御される。この制御の結果、上記走査信号は、上記走査信号線上の位置に無関係に、略同じ傾斜で立ち下がることになる。

【0031】従来のように走査信号が急峻に立ち下がる、走査信号線の備える信号遅延伝達特性により走査信号線上の位置により立ち下がりの傾斜が変化する。立ち下がりの急峻な走査信号線始端付近では画素電位のレベルシフトが大きくなる一方、立ち下がりのなまった走査線終端付近では画素電位のレベルシフトは小さくなる。このように、一般に、画素電位におけるレベルシフトは走査信号線上（表示面内）で均一ではない。レベルシフトの不均一性は、特に、画面の大型化及び画面の高精細化が要求される場合には無視できなくなる。

【0032】しかしながら、上記の発明によれば、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、走査信号線の備える信号遅延伝達特性を無視でき、表示面内でレベルシフト量の分布が発生しなくなり、各画素電位のレベルシフトが略均一になる。

【0033】請求項3に係る発明の表示装置は、上記課題を解決するために、請求項1の発明において、上記駆動回路が、上記薄膜トランジスタのゲート電圧—ドレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御するようになっている。

【0034】上記の発明によれば、請求項1の発明に係る作用に加えて、走査信号の立ち下がりの傾斜は、薄膜トランジスタの電圧—電流特性に基づいて、駆動回路によって制御される。

【0035】ところで、薄膜トランジスタは、閾値電圧がゲートに印加されるとオン状態へ移行し、該閾値電圧よりも高い所定のオン電圧が印加されると安定してオン状態となる一方、ゲート電圧が上記の閾値以下に低下した場合にオフ状態へ移行する。加えて、上記の閾値電圧から上記オン電圧までの範囲にある電圧がゲートに印加されると、上記の薄膜トランジスタのドレイン電流（オン抵抗）は、ゲート電圧に依存し、リニアに変化する（つまり、2値状態におけるオン状態ではなく、薄膜トランジスタは中間的なオン状態（アナログ的にゲート電圧によりドレイン電流が変化する））。

【0036】上記走査信号の立ち下がりが従来のように急峻である場合、薄膜トランジスタのゲート電圧—ドレイン電流特性に無関係に、上述のように、寄生容量コンデンサに起因する画素電位のレベルシフトが生じてしまう。

【0037】ところが、上記の発明によれば、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となる。このように制御すれば、走査信号の立ち下がりには傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧—電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフトは確実に低減される。

【0038】以上のように、走査信号は立ち下がる初期の間、薄膜トランジスタはまだオフではない中間的なオン状態にあり、ソースからの信号を薄膜トランジスタを介して画素電極に伝達でき、画素電位のレベルシフトが発生しない。走査信号が立ち下がると後半の変化分に関してのみ画素電位のレベルシフトが発生するが、その量は小さい。

【0039】請求項4に係る発明の表示装置は、上記課題を解決するために、請求項2の発明において、上記駆動回路が、更に、上記薄膜トランジスタのゲート電圧—ドレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御するようになっている。

【0040】上記の発明によれば、請求項2の発明に係る作用に加えて、請求項3の作用のように、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となり、このように制御すれば、走査信号の立ち下がりには傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧—電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフトは確実に低減される。

【0041】即ち、請求項4の発明によれば、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になると共に、該レベルシフト自体が小さくなる。

【0042】以上のように、走査信号の立ち下がる後半の変化分に関してのみ画素電位のレベルシフトが発生するが、その量は小さく且つ表示面内でレベルシフト分布が発生しない。

【0043】請求項5に係る発明の表示装置は、上記課題を解決するために、請求項1、2、3、又は4の発明において、上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、カスケード接続され、上記データ信号が入力される複数のフリップフロップからなるシフトレジスタ部と、上記ゲートオフ電圧

の立ち下がり傾斜を制御する傾斜制御部と、上記の各フリップフロップからの出力に応じて上記ゲートオン電圧と上記ゲートオフ電圧とを切り替えるスイッチ部とからなる。

【0044】上記の発明によれば、データ信号が上記シフトレジスタ部に入力されると、所定のクロック信号に基づいて各フリップフロップから信号切り替えの信号が出力される。この出力信号に基づいて、スイッチ部は、ゲートオン電圧と上記ゲートオフ電圧とを切り替えて出力するが、この際、ゲートオフ電圧は傾斜制御部によってその立ち下がり傾斜が制御された後、ゲートオフ電圧として上記スイッチ部から出力される。このように、上記発明によれば、従来の駆動回路（ゲートドライバ）に傾斜制御部を追加するだけで、請求項1、2、3、又は4の発明に係る作用が奏される。

【0045】請求項6に係る発明の表示装置は、上記課題を解決するために、請求項1、2、3、又は4の発明において、上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、1走査期間に同期した放電制御信号を出力する制御部と、通常は上記ゲートオン電圧を生成する一方、上記放電制御信号を受けると上記ゲートオン電圧を放電する駆動電圧生成部とを備えている。

【0046】上記の発明によれば、ゲートオン電圧は、次のようにして生成、及び制御される。即ち、1走査期間に同期した放電制御信号は、制御部によって駆動電圧生成部へ出力される。通常は（上記放電制御信号がノンアクティブな場合）上記ゲートオン電圧を生成する。このゲートオン電圧が走査信号線に印加されると、薄膜トランジスタはオン状態になる。

【0047】これに対して、放電制御信号を受けると、その期間だけ、駆動電圧生成部は上記ゲートオン電圧を放電させる。この放電に伴って、該ゲートオン電圧は減少する。

【0048】以上のようにして、走査期間毎に、放電のタイミングや、放電量を制御することによって、任意の立ち下がり傾斜を備えた走査信号を出力することが可能となる。

【0049】請求項7に係る発明の表示装置は、上記課題を解決するために、請求項1、2、3、又は4の発明において、上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、1走査期間に同期した充電制御信号および放電制御信号を出力する制御部と、上記充電制御信号を受けると充電を行なって傾斜制御電圧を出力する一方、上記放電制御信号を受けると放電により該傾斜制御電圧をゼロにする傾斜電圧制御部と、上記充電時に上記ゲートオン電圧から上記傾斜制御電圧を差し引いたものをゲートオン電圧として出力する

一方、上記放電時に上記ゲートオン電圧をそのまま出力する減算部とを備えている。

【0050】上記の発明によれば、走査信号である、ゲートオン電圧は、次のようにして生成、制御される。即ち、1走査期間に同期した充電制御信号および放電制御信号は、制御部によって傾斜電圧制御部へ出力される。放電制御信号を受けると、傾斜電圧制御部は充電動作を停止すると共に、上記傾斜制御電圧を放電によりゼロにする。この放電に伴って、減算部からは上記ゲートオン電圧が、減算されずにそのまま、走査信号線に印加され、薄膜トランジスタはオン状態になる。

【0051】これに対して、充電制御信号を受けると、傾斜電圧制御部は次の放電制御信号を受けるまでの間、充電動作を行ない、傾斜制御電圧を減算部へ出力する。この充電に伴って、上記ゲートオン電圧から上記傾斜制御電圧が減算されたものが減算部から上記走査信号線に印加される。この印加によって、上記の閾値電圧より小さくなると、薄膜トランジスタはオフ状態になる。

【0052】以上のようにして、走査期間毎に、充電、放電のタイミングや、放電量を制御することによって、任意の立ち下がり傾斜を備えた走査信号を出力することが可能となる。

【0053】請求項8に係る発明の表示方法は、上記課題を解決するために、複数の画素電極にデータ信号を映像信号線を介して供給し、該映像信号線に交差した走査信号線を介して走査信号を供給して駆動し、表示を行う表示方法において、上記駆動の際に、上記走査信号の立ち下がり傾斜を制御することを特徴とする表示方法。

【0054】上記の発明によれば、走査信号が走査信号線に対して出力されて駆動されるが、この際、走査信号の立ち下がり傾斜が制御される。

【0055】一般に、駆動に際して、寄生容量コンデンサが問題となる。この際、従来のように走査信号線が急峻に立ち下がると、薄膜トランジスタは瞬時のオフ状態になり、走査信号の立ち下がり分（走査電圧から非走査電圧を差し引いたもの）、寄生容量コンデンサの影響を受け画素電極の電位はその分だけ低下するので、画素電位にレベルシフトが生じてしまう。このように、画素電位にレベルシフトが生じると、表示画像にフリッカや表示劣化をもたらすことになる。

【0056】しかしながら、上記表示方法によれば、走査信号の立ち下がり傾斜が制御されるので、該走査信号を急峻に立ち下がらないように制御することが可能となる。これにより、上記寄生容量コンデンサに起因する画素電位のレベルシフトは低減される。

【0057】請求項9に係る発明の表示方法は、上記課題を解決するために、請求項8の発明において、上記駆動の際に、上記走査信号線が備える信号遅延伝達特性に基づいて、上記走査信号が上記走査信号線上の位置に無関係に略同じ傾斜で立ち下がるように制御する。



【0058】上記の発明によれば、請求項8の発明に係る作用に加えて、駆動の際に、走査信号は、走査信号線の信号遅延伝達特性に基づいて、その立ち下がりが制御される。この制御の結果、上記走査信号は、上記走査信号線上の位置に無関係に、略同じ傾斜で立ち下がることになる。

【0059】一般に、画素電位におけるレベルシフトは走査信号線上（表示面内）で均一ではない。レベルシフトの不均一性は、特に、画面の大型化及び画面の高精細化が要求される場合には無視できなくなる。

【0060】しかしながら、上記の発明によれば、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になる。

【0061】請求項10に係る発明の表示方法は、上記課題を解決するために、請求項8の発明において、上記駆動の際に、上記映像信号と上記走査信号線との交差部に設けられた複数の薄膜トランジスタのゲート電圧ードレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御する。

【0062】上記の発明によれば、請求項8の発明に係る作用に加えて、駆動の際に、走査信号の立ち下がりの傾斜は、薄膜トランジスタの電圧ー電流特性に基づいて、制御される。

【0063】ところで、薄膜トランジスタは、閾値電圧がゲートに印加されるとオン状態へ移行し、該閾値電圧よりも高い所定のオン電圧が印加されると安定してオン状態となる一方、ゲート電圧が上記の閾値以下に低下した場合にオフ状態へ移行する。加えて、上記の閾値電圧から上記オン電圧までの範囲にある電圧がゲートに印加されると、上記の薄膜トランジスタのドレイン電流（オン抵抗）は、ゲート電圧に依存し、リニアに変化する（つまり、2値状態におけるオン状態ではなく、薄膜トランジスタは中間的なオン状態（アナログ的にゲート電圧によりドレイン電流が変化する））。

【0064】上記走査信号の立ち下がりが従来のように急峻である場合、薄膜トランジスタのゲート電圧ードレイン電流特性に無関係に、上述のように、寄生容量コンデンサに起因する画素電位のレベルシフトが生じてしまう。

【0065】ところが、上記の発明によれば、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となる。このように制御すれば、走査信号の立ち下がりには傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧ー電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフトは確実に低減される。

【0066】請求項11に係る発明の表示方法は、上記課題を解決するために、請求項9の発明において、上記

駆動の際に、更に、上記映像信号と上記走査信号線との交差部に設けられた上記薄膜トランジスタのゲート電圧ードレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御する。

【0067】上記の発明によれば、請求項9の発明に係る作用に加えて、請求項10の作用のように、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となり、このように制御すれば、走査信号の立ち下がりには傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧ー電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフトは確実に低減される。

【0068】即ち、請求項11の発明によれば、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になると共に、該レベルシフトが小さくなる。

【0069】

【発明の実施の形態】本発明は、液晶表示装置等の表示装置において、ガラスなどの透明な絶縁性基板上に形成された配線が、寄生的に発生する信号遅延伝播特性に影響されないように変化する入力信号を入力することに配線上の任意の場所で入力波形と同等の波形を得ることが可能となり信号変化による影響が同じになることに基づいてなされたものである。

【0070】また、本発明は、上記配線に接続された薄膜トランジスタ等のスイッチ素子のON/OFF特性によっては、上記入力波形及び配線上の任意の場所での波形の変化が緩やかになれば、寄生容量に起因して生じるレベルシフトの大きさを小さくできることに基づいてなされたものである。

【0071】〔実施の形態1〕図1及び図2を参照しながら、本発明に係る実施の形態1について以下に説明す。なお、図1中、GCKは、クロック信号を表す。

【0072】図1及び図2に本実施の形態に係る走査信号線駆動回路の出力波形VG(j-1)、VG(j)、VG(j+1)及び、走査信号線入力付近の走査波形Vg(1,j)、走査信号線終端付近の走査信号線波形Vg(N,j)、各々の画素電位Vd(1,j)、Vd(N,j)を示す。走査信号線駆動回路の出力波形VG(j)においては、走査電圧Vghから非走査電圧Vglへの立ち下がり波形は、図1に示すように、単位時間当たりの変化量Sxのスロープ（傾斜）で変化する。

【0073】本実施の形態によれば、複数の画素電極にデータ信号を映像信号線を介して供給し、該映像信号線に交差した走査信号線を介して走査信号を供給して駆動し、表示を行う表示方法において、上記駆動の際に、上記走査信号の立ち下がりが制御されるが、この立ち下がりには、上記変化量Sxを任意に設定することによって可

能となる。

【0074】このように上記変化量 $Sx$ を適切に設定することによって、走査信号線の入力付近、及び終端付近でもその立ち下がり波形の変化量 $Sx1$ 、及び $SxN$ は、走査信号線波形 $Vg(1, j)$ 、及び $Vg(N, j)$ のように走査信号線が寄生的に所有している信号遅延伝播特性の影響を受けずにほぼ同じになった(図1及び図2参照)。このことにより、走査信号線に寄生的に存在する寄生容量 $Cgd$ に起因して画素電位 $Vd$ に生じるレベルシフトは、表示面内で略均一になる。これにより、例えば寄生容量 $Cgd$ に起因するレベルシフト $\Delta Vd$ を予め低減させるように対向電極に対向電位 $VCOM$ をバイアスする等の従来方法によって、十分にフリッカを低減させ、焼き付け残像等の表示不具合のない表示装置を実現できた。

【0075】上記のように立ち下がり波形の変化量 $Sx1$ 、及び $SxN$ を走査線上の位置に関係なくほぼ同じにするためには、上記立ち下がりの制御が、走査信号線が備える信号遅延伝達特性に基づいて行われればよい。このように制御すれば、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になる。

【0076】上記信号遅延伝播特性に基づいて上記立ち下がりの制御を行う代わりに、上記薄膜トランジスタのゲート電圧-ドレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御するようにしてもよい。薄膜トランジスタは、閾値電圧からオン電圧までの範囲にある電圧がゲートに印加されると、上記の薄膜トランジスタのドレイン電流(オン抵抗)は、ゲート電圧に依存し、リニアに変化する(つまり、2値状態におけるオン状態ではなく、薄膜トランジスタは中間的なオン状態(アナログ的にゲート電圧により、ドレイン電流が変化する))。

【0077】この場合、上記走査信号の立ち下がりが従来のように急峻である場合、薄膜トランジスタのゲート電圧-ドレイン電流特性に無関係に、上述のように、寄生容量コンデンサに起因する画素電位のレベルシフトが生じてしまうが、本実施の形態によれば、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となる。このように制御すれば、走査信号の立ち下がり傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧-電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフトは確実に低減される。

【0078】上記の信号遅延伝播特性と、薄膜トランジスタのゲート電圧-ドレイン電流特性との双方に基づいて、上記走査信号の立ち下がりの傾斜を制御することが、より好ましい。この場合、走査信号線上であれば、

どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になると共に、該レベルシフト自体が小さくなる。

【0079】また、図2の電圧レベル $VT$ は、図13で示したTFTの閾値電圧であるが、走査信号が走査電圧 $Vgh$ からTFTの閾値電圧 $VT$ まで立ち下がる期間はTFTがオン状態にあり、寄生容量 $Cgd$ に起因する上記レベルシフトは殆ど発生せず、TFTがオフ状態になる走査信号線変化量 $(VT-Vg1)$ の影響により寄生容量 $Cgd$ に起因するレベルシフトが発生する。

【0080】本実施の形態によれば、 $VT-Vg1 < Vgh-Vg1$ であるので、寄生容量 $Cgd$ に起因するレベルシフトの表示面内の不均一をキャンセルするだけでなく、寄生容量 $Cgd$ に起因するレベルシフト量自体を小さくすることが可能になった。

【0081】ここで、従来技術における走査信号線駆動回路付近の画素の寄生容量 $Cgd$ に起因して画素電位 $Vd$ に生じるレベルシフト量を $\Delta Vd(1)$ とし、終端付近の画素のレベルシフト量を $\Delta Vd(N)$ 、本実施の形態に係る走査信号線駆動回路付近の画素のレベルシフト量を $\Delta Vdx(1)$ とし、終端付近の画素のレベルシフト量を $\Delta Vdx(N)$ とする。この場合、上述のように立ち下がり波形の変化量 $Sx1$ 、及び $SxN$ は、走査信号線が寄生的に所有している信号遅延伝播特性の影響を受けずにほぼ同じであるので、寄生的に存在する寄生容量 $Cgd$ に起因して画素電位 $Vd$ に生じるレベルシフトは、表示面内で略均一になり、 $\Delta Vdx(1) = \Delta Vdx(N) < \Delta Vd(N) < \Delta Vd(1)$ という関係を満足する。

【0082】従って、例えば対向電極に寄生容量 $Cgd$ に起因するレベルシフトを予め低減させるように対向電位 $VCOM$ にバイアスする等の従来方法によっても、そのバイアスレベルを小さくでき、フリッカを低減させ、焼き付け残像等の表示不具合を解決すると共に低消費電力な表示装置を実現できる。

【0083】〔実施の形態2〕図3を参照しながら、本発明に係る実施の形態2について以下に説明す。説明の便宜上、図10で示す部材と同じ機能を有する部材に対して同じ参照符号を付記する。

【0084】本発明に係る実施の形態2においては、図3に示すように、走査信号線駆動回路は、図10に示した従来の走査信号線駆動回路と同様に、カスケード接続されたM個のフリップフロップ(F1、F2、…、Fj、…、FM)から成るシフトレジスタ部3aと、各フリップフロップからの出力に応じて切り替わる選択スイッチ3bとを有している。各選択スイッチ3bの一方の入力端子VD1には、TFTをオン状態にするに十分なゲートオン電圧の $Vgh$ と、もう一方の入力端子VD2にはTFTをオフ状態にするに十分なゲートオフ電圧V

g1が入力されている。各スイッチ3bのコモン端子は走査信号線105に接続されている。

【0085】従って、クロック信号GCKによってデータ信号GSPはフリップフロップを順次転送され、選択スイッチ3bを介して順次出力される。これにตอบสนองして選択スイッチ3bはTFTをオン状態にするVghの電圧を一走査期間（TH）選択して走査信号線105に出力した後、走査信号線105にはTFTをオフ状態にするVg1電圧をそれぞれ出力する。

【0086】本実施の形態2においては、図3に示すように、従来のゲートドライバの出力段に、出力信号（ゲートオフ電圧Vg1）の立ち下がりスピードを制御できるスルーレイトコントロール素子SC（傾斜制御部）を追加することにより、図1及び図2と同様に、各々の走査信号線に出力される走査信号の立ち下がり傾斜を制御できることを特徴としている。

【0087】各選択スイッチ3bと入力端子VD2との間に設けられたスルーレイトコントロール回路SCは、等価的には、ゲートドライバの各出力のインピーダンスを制御する出力インピーダンス制御素子であり、走査信号線に出力されるゲートオフ電圧の立ち下がり（以下、走査信号線の立ち下がりと称す）時のみに出力インピーダンスを増加させ、ゲートドライバの出力波形そのものをなまらせ、走査信号線そのものの伝達特性での波形のなまりによる、表示パネル面内での立ち下がりスピードの違いを相殺させることによって、上述した寄生容量Cgdの影響によるレベルシフトΔVの発生を抑制し且つ表示パネル全面でそのレベルシフト量を同じにすることが可能である。

【0088】なお、スルーレイトコントロール回路SCは、出力インピーダンスを可変し、立ち下がりスピードを可変できれば特に限定されるものではなく、例えば、MOSトランジスタ素子のゲート電圧を制御することによってインピーダンスを調整する一般的な制御技術で実現してもよい。

【0089】また、本実施の形態では走査信号線立ち下がり時のみに出力インピーダンスを増加させ立ち下がり波形のみをなまらせたが、使用するパネル構造によっては、走査信号線立ち下がり後のゲートオフ電圧Vg1の出力期間中のインピーダンスが高くてもクロストーク等の別の表示不具合が発生しなければ、走査信号線立ち下がり時のみだけでなく、出力インピーダンスを増加させたままでもよい。

【0090】〔実施の形態3〕上述の実施の形態2においては、走査信号線駆動回路（ゲートドライバ）の中に走査信号の立ち下がりスピード（傾斜）を制御するスルーレイトコントロール素子SCを従来の構成に追加した場合を説明した。しかし、この場合、ゲートドライバに、スルーレイトコントロール素子SCを別途設けることが必要であり、従来の一般的な安価なゲートドライバ

をそのまま流用することができないので、経済的ではない。

【0091】そこで、本実施の形態3においては、従来の安価な汎用ゲートドライバを使用した場合について、図4及び図5を参照しながら、以下に説明する。

【0092】従来のゲートドライバは、図10を参照しながら既に説明したように、ゲートオン電圧のVghとゲートオフ電圧のVg1が入力され、クロック信号GCKによって順次走査オン電圧Vghを順次一走査期間（TH）選択して走査信号線105に出力した後、走査信号線105にはTFTをオフ状態にするVg1電圧をそれぞれ出力するものである。これに対して、本実施の形態3においては、図4に示すような回路を採用しており、該回路の出力が、走査信号線駆動回路のVgh電圧として使用される。

【0093】本実施の形態に係る走査信号線駆動回路は、図4に示すように、主として、充・放電を行うための抵抗Rcnt及びCcntと、この充・放電を制御するためのインバータINVと、充・放電を切り替えるためのスイッチSW1及びスイッチSW2とから構成されている。

【0094】上記スイッチSW1の一方の端子には信号電圧Vddが印加される。この信号電圧Vddは、上記TFTをオン状態にするのに十分なレベルVghを有する直流電圧である。このスイッチSW1の他方の端子は、抵抗Rcntの一端に接続されると共にコンデンサCcntの一端にも接続される。上記抵抗Rcntの他端は、上記スイッチSW2を介して接地されている。このスイッチSW2の開閉制御は、上記インバータINVを介して入力されるStc信号（図5参照）に基づいて行われる。このStc信号は、1走査期間に同期しており、上記スイッチSW1の開閉制御も行う。このStc信号は、図5に示すように、クロック信号（GCK）と同期するように形成されればよく、例えばモノマルチバイレータ等（図示しない）を使用して構成できる。

【0095】これらスイッチSW1及びSW2の開閉動作については、後述するが、Stc信号がハイレベルの場合にスイッチSW1が閉状態となり、このとき、スイッチSW2にはインバータINVを介してローレベルが印加されるのでスイッチSW2は開状態となる。これに対して、Stc信号がローレベル（放電制御信号）の場合にスイッチSW1が開状態となり、このとき、スイッチSW2にはインバータINVを介してハイレベルが印加されるのでスイッチSW2は閉状態となる。つまり、図4の構成において、スイッチSW1及びSW2は、ハイアクティブな素子である。

【0096】本回路で生成された出力信号VD1aは、図10に示す走査信号線駆動回路300の入力端子VD1に接続されている。上記Stc信号は、図5に示すように、ゲート立ち下がり期間を制御するタイミング信号

であり、1走査期間 (TH) と同周期の信号である。

【0097】上記構成によれば、Stc信号がハイレベルの期間、上記スイッチSW1は閉状態になると共にスイッチSW2は開状態となるので、出力信号VD1aはレベルVghの電圧として図10に示す走査信号線駆動回路300の入力端子VD1へ出力される。これに対して、Stc信号がローレベルの期間、スイッチSW1は開状態となると共にスイッチSW2は閉状態となり、Ccntに蓄えられた電荷がRcntを介して放電されて徐々に電圧レベルが下がっていく。その結果、出力信号VD1aは、図5に示すようなノコギリ波状となる。

【0098】図4の回路で生成された出力信号VD1a (図5参照) を走査信号線駆動回路300の入力端子VD1へ送ると、図5のVG(j)に示すような、走査信号線立ち下がりが傾斜を持った波形を容易に生成することが可能になる。この傾斜波形の傾斜時間は、Stc信号のL期間にて調整され、傾斜量Vslopeは図4の抵抗Rcnt及びコンデンサCcntを可変してその時定数を調整することによって可能であり、駆動する表示パネル毎に最適化すれば良い。

【0099】図6は、本実施の形態を対角13.3インチXGA (解像度1024\*RGB\*768) に適用した場合の寄生容量Cgdに起因するレベルシフトの走査線上の位置に対する測定結果を示す。図6から明らかなように、本実施の形態によれば、表示パネル内のレベルシフトΔVdの傾斜分布 (不均一さ) は完全になくなり、また、ΔVdの大きさ自体も小さくなっていることがわかる。

【0100】図5に示したように、VG(j)において、立ち下がりの波形はVghからVglの全レベルの立ち下がりにおいて傾斜させる必要はない。つまり、図6は、TFTのオン領域でのゲート立ち下がり傾斜が、表示面内のレベルシフトΔVdのばらつきに重要であることを示している。言い換えれば、いったんTFTがオフ領域にはいるとゲート立ち下がりのスピードに依存しない。よって、このような若干の立ち下がり波形の形成で十分な効果が得られる。

【0101】〔実施の形態4〕上述の実施の形態3では、走査信号線立ち下がりの傾斜時間が、Stc信号のL期間にて調整され、傾斜量Vslopeが抵抗Rcnt及びコンデンサCcntを可変してその時定数を調整することによって、その立ち下がりスピードを制御した。しかしながら、さらに大型表示装置の場合、走査信号線と信号線の各交差部の寄生容量や表示状態で、走査信号線の保持電荷の大きさが異なり、自然放電による方式では、立ち下がりスピードが安定せず本来の目的とは別に、表示ノイズの発生等の新たな問題を招来する場合がある。本実施の形態は、このような不具合を解決するものである。以下に詳細に説明する。

【0102】図7は本実施の形態の走査信号線駆動回路

の要部を示し、その主要部の波形を図8に示す。図7の信号Stcは、傾斜期間制御信号 (充電制御信号、及び放電制御信号) であり、コンデンサCctに並列に接続されたスイッチSW3の開閉制御を行う。定電流源Ictは抵抗Rctを介してコンデンサCctの一端に接続されており、コンデンサCctの他端は接地されている。コンデンサCctの両端の電圧Vctは、抵抗R3を介してオペアンプOPの反転入力端子に接続されている。このオペアンプOPの反転入力端子と出力端子との間には抵抗R4が接続されている。

【0103】上記Stc信号は、図5に示したように、クロック信号 (GCK) と同期するように形成されればよく、例えばモノマルチバイブレータ等 (図示しない) を使用して構成できる。上記スイッチSW3は、上記Stc信号がハイレベルの期間中に閉状態になる一方、ローレベルの期間中に開状態になる。

【0104】一方、オペアンプOPの非反転入力端子には抵抗R2及び抵抗R1の一端がそれぞれ接続されている。抵抗R2の他端は接地されており、抵抗R1の他端は信号電圧Vddが印加される。この信号電圧Vddは、上記TFTをオン状態にするのに十分なレベルVghを有する直流電圧である。オペアンプOPの出力端子からは、出力信号VD1bが、走査信号として、図10に示す走査信号線駆動回路300の入力端子VD1へ送られる。

【0105】上記オペアンプOP、抵抗R1、R2、R3、及びR4は減算部を構成するものである。この減算部では、次の減算処理が行われる。

$$VD1b = Vdd \cdot (R2 / (R1 + R2)) \cdot (1 + (R4 / R3)) - (R4 / R3) \cdot Vct$$

ここで、 $R1 = R4$ 、 $R2 = R3$ 、及び $A = R4 / R3$ とすると、 $VD1b = Vdd - A \cdot Vct$ となる。

【0106】図8を参照しながら、図7に示す回路の動作を以下に説明する。

【0107】上記Stc信号がローレベルの期間中、上記スイッチSW3は開状態になるので、抵抗Rctを介して定電流源IctからコンデンサCctへ充電され、電圧Vctは図8に示すようにノコギリ波状に変化する。減算部においては、電圧Vctを $A (= R4 / R3)$ 倍されたものが信号電圧Vddから減算され、図8に示すように、出力信号VD1bとして出力される (VghからVslopeで減少する)。したがって、Aを変化させることによって、任意のVslopeで出力信号VD1bを立ち下げることが可能となる。

【0108】これに対して、上記Stc信号がハイレベルの期間中、上記スイッチSW3は閉状態になるので、コンデンサCctに充電された電荷は、スイッチSW3を介して放電され、コンデンサCctの両端の電圧Vctは図8に示すようにゼロになる。減算部においては、信号電圧Vddから電圧Vctを $A (= R4 / R3)$ 倍

されたものが減算されるが、電圧 $V_{ct}$ がゼロゆえ、信号電圧 $V_{dd}$ が、図8に示すように、出力信号 $VD1b$ として出力される。

【0109】以上のように、電圧 $V_{ct}$ は、信号 $Stc$ の制御に伴って、最大振幅が $V_{cth}$ のノコギリ波となり、出力信号 $VD1b$ は傾斜期間 $T_{slope}$ 、傾斜量 $V_{slope}$ の波形となるが、この傾斜量 $V_{slope}$ は、 $V_{slope} = V_{cth} \cdot (R4/R3)$ となり抵抗 $R4$ 、 $R3$ の設定で容易に調整できる。しかも、出力信号 $VD1b$ はオペアンプOPの出力であるので、インピーダンスが低くなる（次段からオペアンプOPを見た場合のインピーダンスが小さくなる）。

【0110】本実施の形態によれば、どのような液晶表示装置の場合であっても、各々の装置に適合した最適な立ち下がり特性を備えた走査信号用スロー波波形を作り出すことが可能となる。

【0111】なお、上記実施の形態2乃至4においては、上記実施の形態1で説明したように、上記のように立ち下がり波形の変化量を走査線上の位置に関係なくほぼ同じにするためには、上記立ち下がりの制御が、走査信号線が備える信号遅延伝達特性に基づいて行われれることが好ましい。また、上記信号遅延伝播特性に基づいて上記立ち下がりの制御を行う代わりに、上記薄膜トランジスタのゲート電圧—ドレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御するようにしてもよい。更に、上記の信号遅延伝播特性と、薄膜トランジスタのゲート電圧—ドレイン電流特性との双方に基づいて、上記走査信号の立ち下がりの傾斜を制御することが、より好ましい。

【0112】以上のように、本発明の表示装置は、走査信号線と、前記走査信号線にゲート電極が接続された薄膜トランジスタと前記薄膜トランジスタのソース電極に接続された映像信号線と、前記薄膜トランジスタのドレイン電極に接続された画素電極と、前記画素電極と前記走査信号線との間に形成された付加容量素子と、前記ドレイン電極と対向電極との間に形成された液晶容量素子とからなる画素において、走査信号線に書き込みパルスの走査レベルから非走査レベルへの状態変化が任意に傾斜をもち緩やかであることを特徴としている。この場合、書き込みパルスの走査レベルから非走査レベルへの状態変化が、該走査信号線の信号遅延伝達特性を考慮した、任意傾斜であることが好ましい。

【0113】上記表示装置において、書き込みパルスの走査レベルから非走査レベルへの状態変化が、上記薄膜トランジスタの $V-I$ 特性を考慮して任意の傾斜をもち緩やかであることが好ましい。

【0114】また、上記構成において、書き込みパルスの走査レベルから非走査レベルへの状態変化が、上記走査信号線の信号遅延伝達特性と、該薄膜トランジスタの $V-I$ 特性の双方を考慮して任意の傾斜をもち緩やかで

あることが好ましい。

【0115】本発明の他の表示装置は、複数の画素電極と、対応する画素電極にデータ信号を供給するための映像信号線と、これに直交する走査信号線とを備え、その各交点にスイッチ素子を備え、該走査信号線に供給されるスイッチ素子を制御するための走査信号により該画素電極にデータ信号を供給する表示装置であって、該走査信号の走査信号が走査レベルから非走査レベルへの状態変化が任意に傾斜をもち緩やかであることを特徴としている。

【0116】上記走査線駆動回路から該複数のスイッチ素子までの信号伝送経路は、信号遅延伝達特性を有するものであることが好ましい。上記複数のスイッチ素子のスイッチ特性は、完全なオン、オフの2値の特性でなく中間的な導通状態が存在することが好ましい。

【0117】また、本発明の更に他の表示装置は、複数の画素電極と、対応する画素電極にデータ信号を供給するための映像信号線と、これに直交する走査信号線と、該走査信号線を駆動するための走査信号線駆動回路とを備え、その交点に薄膜トランジスタを形成した表示装置であって、走査信号の出力状態変化の速さを任意に調整できる機能を有する走査線駆動回路を備えたことを特徴としている。

【0118】この場合、走査信号のレベル変化の速さが、該走査信号線の信号遅延伝達特性を考慮したものであることが好ましい。また、走査信号のレベル変化の速さが、該薄膜トランジスタの $V-I$ 特性を考慮したものであることも好ましい。走査信号のレベル変化の速さが、該走査信号線の信号遅延伝達特性と、該薄膜トランジスタの $V-I$ 特性の双方を考慮したものであることが更に好ましい。

【0119】本発明の他の表示装置は、複数の画素電極と、対応する画素電極にデータ信号を供給するための映像信号線と、これに直交する走査信号線と、該走査信号線を駆動するための走査信号線駆動回路とを備え、その交点に薄膜トランジスタを形成した表示装置であって、走査線駆動回路に入力される電圧が、ノコギリ波状のものであることを特徴としている。

【0120】この場合、走査線駆動回路に入力される電圧は、間欠的なノコギリ波状のものであることが好ましい。これらノコギリ波状の電圧の傾斜は、走査信号線の信号遅延伝達特性を考慮したものであることが好ましい。これらノコギリ波状の電圧の傾斜は、薄膜トランジスタの $V-I$ 特性を考慮したものであることが好ましく、走査信号線の信号遅延伝達特性と、薄膜トランジスタの $V-I$ 特性との双方を考慮したものであることがより好ましい。

【0121】上記本発明によれば、走査線駆動回路の走査信号の立ち下がり波形が、出力する走査線の信号遅延伝播特性の影響を見かけ上、小さくでき、走査線上の各

々の場所での立ち下がりがスピードが同じになることにより、寄生容量 $C_{gd}$ に起因して画素電位 $V_d$ に生じるレベルシフト $\Delta V_d$ の大きさを表示面内で均一にすることができる。

【0122】さらに、走査信号の立ち下がり波形が、緩やかなため、TFTのリニアオン領域特性を有効に利用でき、寄生容量 $C_{gd}$ に起因して画素電位 $V_d$ に生じるレベルシフト $\Delta V_d$ の大きさ自体を小さくできる。その結果、画素電位に寄生的に生じるレベルシフトを面内で均一かつ小さくすることができ、フリッカ、焼き付け残像等の発生を十分に低減させ、高精細、高品位な表示装置が得られる。

【0123】以上のように、本発明によれば、液晶表示装置のその構造上からくる寄生容量による画素電位に生じるレベルシフト量を面内で均一にすること、及び/又は該レベルシフト量自体を小さくすることが可能となるので、フリッカのない、また焼き付け残像等のない低消費電力の表示装置を実現できる。即ち、表示品位、及び信頼性をはるかに向上させた表示装置及び表示方法が実現でき、本発明によって得られた効果は極めて大きい。

【0124】また、液晶表示装置の交流駆動には信号線の極性をフレーム毎に切り替えるフレーム反転駆動や、1水平信号毎に切り替えるライン反転駆動、画素毎に切り替えるドット反転駆動など多種多様存在するが、本発明はこれらの駆動方法に依存することなく、各々の駆動方法に有効であることは言うまでもない。

【0125】

【発明の効果】請求項1に係る発明の表示装置は、以上のように、走査信号を出力して上記走査信号線を駆動する駆動回路が、上記走査信号の立ち下がりを制御するようになっている。

【0126】それゆえ、走査信号を急峻に立ち下がらないように制御することが可能となり、これにより、上記寄生容量コンデンサに起因する画素電位のレベルシフトが低減されるので、表示画像にフリッカや表示劣化（焼き付け残像等の表示不具合を含む）が生じることを回避できる。この結果、高精細且つ高品位な表示装置を提供できるという効果を奏する。

【0127】請求項2に係る発明の表示装置は、以上のように、請求項1の発明において、上記駆動回路が、上記走査信号線が備える信号遅延伝達特性に基づいて、上記走査信号が上記走査信号線上の位置に無関係に略同じ傾斜で立ち下がるようになっている。

【0128】それゆえ、請求項1の発明に係る効果に加えて、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃うので、各画素電位のレベルシフトを略均一にできる。レベルシフトの均一性により、特に、画面の大型化及び画面の高精細化に対応可能となるという効果を併せて奏する。

【0129】請求項3に係る発明の表示装置は、以上の

ように、請求項1の発明において、上記駆動回路が、上記薄膜トランジスタのゲート電圧ードレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御するようになっている。

【0130】それゆえ、請求項1の発明に係る効果に加えて、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となる。このように制御すれば、走査信号の立ち下がりは傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧ー電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフトを確実に低減することが可能となるという効果を併せて奏する。

【0131】請求項4に係る発明の表示装置は、以上のように、請求項2の発明において、上記駆動回路が、更に、上記薄膜トランジスタのゲート電圧ードレイン電流特性に基づいて、上記走査信号の立ち下がりの傾斜を制御するようになっている。

【0132】それゆえ、請求項2の発明に係る効果に加えて、請求項3の効果のように、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がりの傾斜を制御することが可能となり、このように制御すれば、走査信号の立ち下がりは傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧ー電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフト自体を確実に低減することができる。

【0133】即ち、請求項4の発明によれば、走査信号線上であれば、どこでも、走査信号の立ち下がりの傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になると共に、上記リニアに変化する領域を利用するので、レベルシフト自体を小さくできると共に、低消費電力な表示装置を実現できるという効果を併せて奏する。

【0134】請求項5に係る発明の表示装置は、以上のように、請求項1、2、3、又は4の発明において、上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、カスケード接続され、上記データ信号が入力される複数のフリップフロップからなるシフトレジスタ部と、上記ゲートオフ電圧の立ち下がりの傾斜を制御する傾斜制御部と、上記の各フリップフロップからの出力に応じて上記ゲートオン電圧と上記ゲートオフ電圧とを切り替えるスイッチ部とからなる。

【0135】それゆえ、従来の駆動回路（ゲートドライバ）に傾斜制御部を追加するという簡単な構成で、請求項1、2、3、又は4の発明に係る効果を確実に奏する。

【0136】請求項6に係る発明の表示装置は、以上のように、請求項1、2、3、又は4の発明において、上

記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、1走査期間に同期した放電制御信号を出力する制御部と、通常は上記ゲートオン電圧を生成する一方、上記放電制御信号を受けると上記ゲートオン電圧を放電する駆動電圧生成部とを備えている。

【0137】それゆえ、請求項1、2、3、又は4の発明に係る効果に加えて、走査期間毎に、放電のタイミングや、放電量を制御することにより、任意の立ち下がり傾斜を備えた走査信号を出力することができると共に、従来の安価な汎用ゲートドライバを使用できるのでコスト低減が可能となるという効果を併せて奏する。

【0138】請求項7に係る発明の表示装置は、以上のように、請求項1、2、3、又は4の発明において、上記走査信号は、上記薄膜トランジスタをオン状態にするゲートオン電圧と、オフ状態にするゲートオフ電圧とからなり、上記駆動回路は、1走査期間に同期した充電制御信号および放電制御信号を出力する制御部と、上記充電制御信号を受けると充電を行なって傾斜制御電圧を出力する一方、上記放電制御信号を受けると放電により該傾斜制御電圧をゼロにする傾斜電圧制御部と、上記充電時に上記ゲートオン電圧から上記傾斜制御電圧を差し引いたものをゲートオン電圧として出力する一方、上記放電時に上記ゲートオン電圧をそのまま出力する減算部とを備えている。

【0139】それゆえ、走査期間毎に、充電、放電のタイミングや、放電量を制御することによって、任意の立ち下がり傾斜を備えた走査信号を出力することができると共に、大型表示装置に適用した場合でも、立ち下がりスピードが安定し、従来発生していた表示ノイズ等の新たな問題の発生を確実に回避できるという効果を併せて奏する。

【0140】請求項8に係る発明の表示方法は、以上のように、複数の画素電極にデータ信号を映像信号線を介して供給し、該映像信号線に交差した走査信号線を介して走査信号を供給して駆動し、表示を行う表示方法において、上記駆動の際に、上記走査信号の立ち下がり制御する。

【0141】それゆえ、走査信号の立ち下がり制御されるので、該走査信号を急峻に立ち下がらないように制御することが可能となる。これにより、上記寄生容量コンデンサに起因する画素電位のレベルシフトは低減されるので、表示画像にフリッカや表示劣化（焼き付け残像等の表示不具合を含む）が生じることを回避できる。この結果、高精細且つ高品位な表示装置を提供できるという効果を奏する。

【0142】請求項9に係る発明の表示方法は、以上のように、請求項8の発明において、上記駆動の際に、上記走査信号線が備える信号遅延伝達特性に基づいて、上記走査信号が上記走査信号線上の位置に無関係に略同じ

傾斜で立ち下がるように制御する。

【0143】それゆえ、請求項8の発明に係る効果に加えて、走査信号線上であれば、どこでも、走査信号の立ち下がり傾斜を略同じに揃うので、各画素電位のレベルシフトを略均一にできる。レベルシフトの均一性により、特に、画面の大型化及び画面の高精細化に対応可能となるという効果を併せて奏する。

【0144】請求項10に係る発明の表示方法は、以上のように、請求項8の発明において、上記駆動の際に、上記映像信号と上記走査信号線との交差部に設けられた複数の薄膜トランジスタのゲート電圧ドレイン電流特性に基づいて、上記走査信号の立ち下がり傾斜を制御する。

【0145】それゆえ、請求項8の発明に係る効果に加えて、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がり傾斜を制御することが可能となる。このように制御すれば、走査信号の立ち下がり傾斜すると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧-電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフト自体を確実に低減することができるという効果を併せて奏する。

【0146】請求項11に係る発明の表示方法は、以上のように、請求項9の発明において、上記駆動の際に、更に、上記映像信号と上記走査信号線との交差部に設けられた上記薄膜トランジスタのゲート電圧ドレイン電流特性に基づいて、上記走査信号の立ち下がり傾斜を制御する。

【0147】それゆえ、請求項9の発明に係る効果に加えて、請求項10の効果のように、薄膜トランジスタの上記リニアに変化する領域に影響を受けるように、上記走査信号の立ち下がり傾斜を制御することが可能となり、このように制御すれば、走査信号の立ち下がり傾斜するとともに、薄膜トランジスタのオンからオフへの状態変化も上記電圧-電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフト自体を確実に低減することができる。

【0148】即ち、請求項11の発明によれば、走査信号線上であれば、どこでも、走査信号の立ち下がり傾斜を略同じに揃えることが可能となるので、各画素電位のレベルシフトが略均一になると共に、薄膜トランジスタのオンからオフへの状態変化も上記電圧-電流特性に基づいてリニアに変化するので、寄生容量コンデンサに起因する画素電位のレベルシフト自体を確実に低減することができる。該レベルシフト自体が小さくなるという効果を併せて奏する。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る走査信号線駆動回路の各部出力波形を示す波形図である。

【図2】図1の走査信号線入力付近の走査波形、走査信



号線終端付近の走査信号線波形、各々の画素電位を示す波形図である。

【図3】本発明の他の実施の形態に係る走査信号線駆動回路の構成例を示す説明図である。

【図4】本発明の更に他の実施の形態に係る走査信号線駆動回路の構成例を示すブロック図である。

【図5】図4の要部の波形図である。

【図6】図4の構成を対角13.3インチXGA（解像度1024\*RGB\*768）に適用した場合の寄生容量Cgdに起因するレベルシフトの特性を従来の構成と比較した結果を示す説明図である。

【図7】本発明の他の実施の形態に係る走査信号線駆動回路の構成例を示す回路図である。

【図8】図7の構成における要部の波形図である。

【図9】従来の液晶表示装置の構成を示す説明図である。

【図10】従来の走査信号線駆動回路の構成例を示す説明図である。

【図11】画素容量と補助容量とが対向電極駆動回路の対向電位に並列に接続されている構成における1表示画素の等価回路図である。

【図12】従来の液晶表示装置の駆動波形図である。

【図13】本発明及び従来技術の双方に使用する説明図であり、薄膜トランジスタが完全なON/OFFスイッ

チではなく、リニアなゲート電圧ドレイン電流特性を有することを示す説明図である。

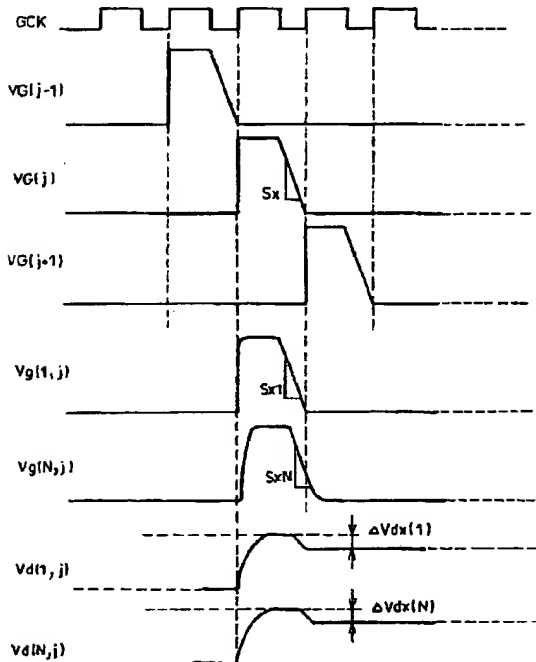
【図14】1本の走査信号線の信号伝播遅延に着目した場合の伝播等価回路である。

【図15】走査信号線に上記走査信号線駆動回路から入力された走査信号が走査信号線の信号遅延伝播特性によりパネル内部でなまっていく様子を示す説明図である。

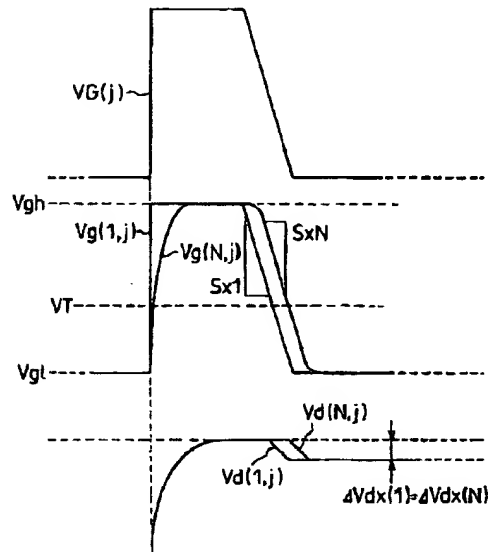
#### 【符号の説明】

GCK	クロック信号
GSP	データ信号
VD1	入力端子
VD2	入力端子
3a	シフトレジスタ部
3b	選択スイッチ（スイッチ部）
SC	スルーレイトコントロール素子（傾斜制御部）
105	走査信号線
200	走査信号線駆動回路（駆動回路）
SW1	スイッチ
SW2	スイッチ
SW3	スイッチ
Ict	定電流源
OP	オペアンプ（減算部）
VG	走査信号

【図1】

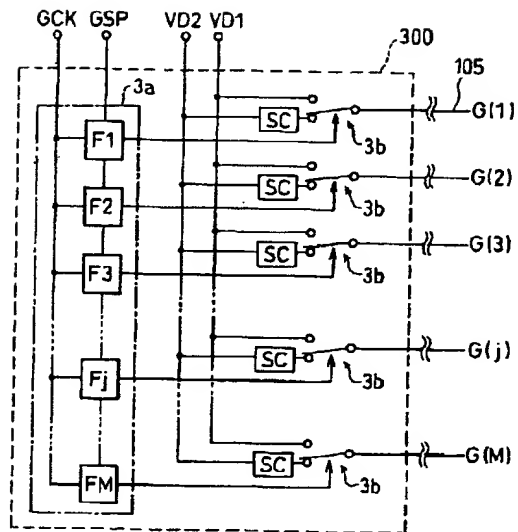


【図2】

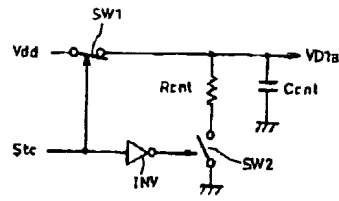




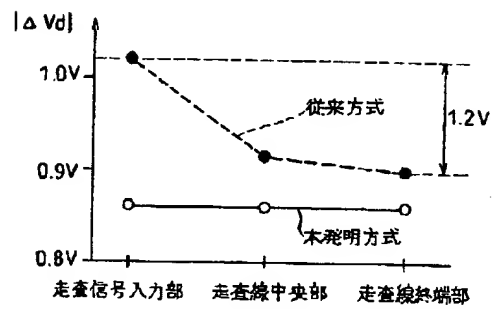
【図3】



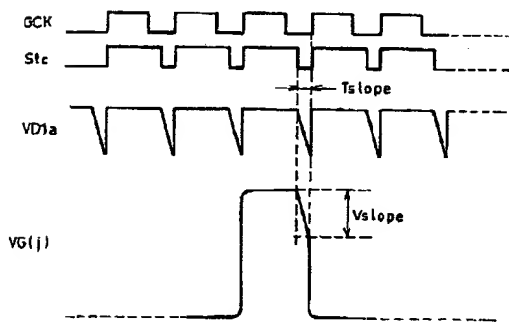
【図4】



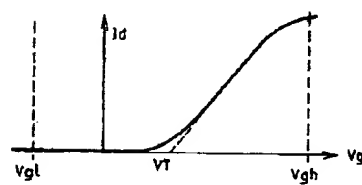
【図6】



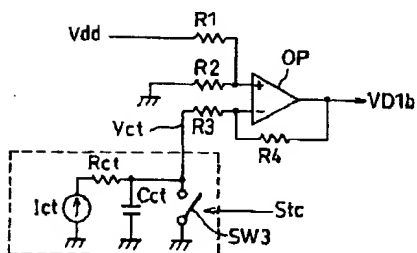
【図5】



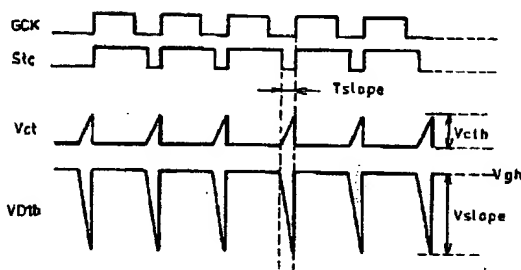
【図13】



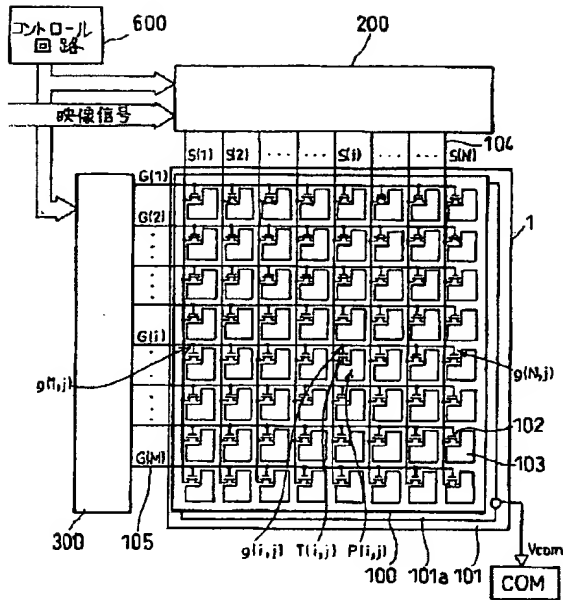
【図7】



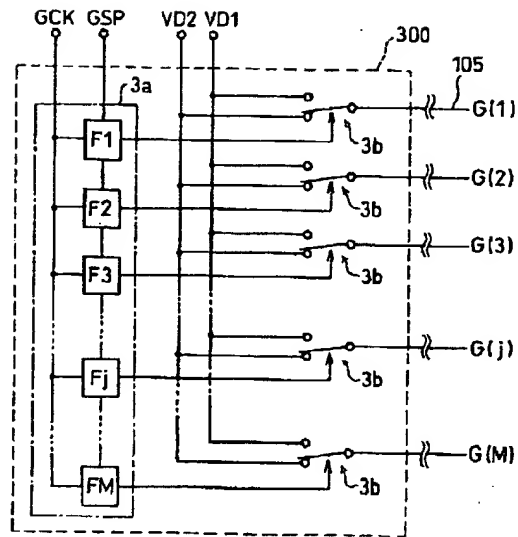
【図8】



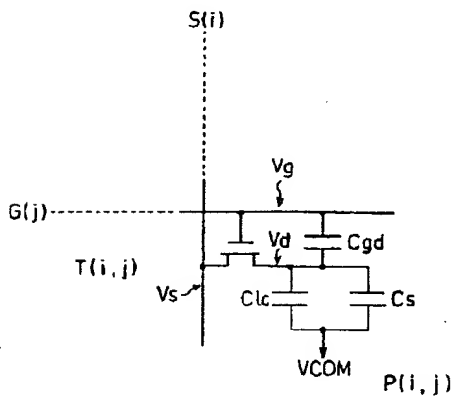
【図9】



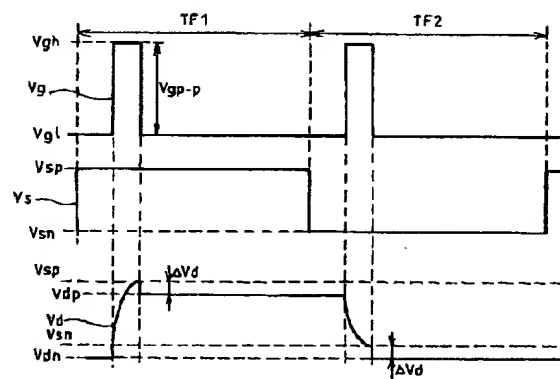
【図10】



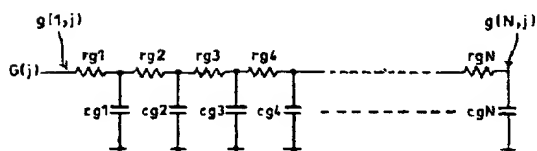
【図11】



【図12】



【図14】



【図15】

